

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO,



DEUTSCHES
PATENTAMT

21 Aktenzeichen: P 39 40 674.1
22 Anmeldetag: 8. 12. 89
43 Offenlegungstag: 28. 6. 90

DE 3940674 A1

30 Unionspriorität: 32 33 31
22.12.88 JP P 63-322060 22.12.88 JP P 63-322061

71 Anmelder:
Kabushiki Kaisha Toshiba, Kawasaki, Kanagawa, JP

74 Vertreter:
Henkel, G., Dr.phil.; Feiler, L., Dr.rer.nat.; Hänzel, W.,
Dipl.-Ing.; Kottmann, D., Dipl.-Ing. Pat.-Anwälte,
8000 München

72 Erfinder:
Yamaguchi, Toshio, Tokio/Tokyo, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Halbleiteranordnung und Verfahren zu ihrer Herstellung

Eine Bipolartyp-Halbleiteranordnung umfaßt ein Halbleitersubstrat (21), auf dem eine Kollektorschicht eines ersten Leitfähigkeitstyps vorgesehen ist, ein mehrschichtiges Gebilde mit einer ersten Isolierschicht (24, 25), einer ein Fremdatom eines zweiten Leitfähigkeitstyps enthaltenden ersten Halbleiterschicht für den Anschluß einer Basiszone (32) und einer zweiten Isolierschicht (27), die aufeinanderfolgend schichtweise auf dem Halbleitersubstrat angeordnet sind, wobei in der ersten Halbleiterschicht (26) und der zweiten Isolierschicht (27) eine erste Öffnung geformt ist und eine zweite Öffnung einer kleineren Breite oder Weite als derjenigen der ersten Öffnung an einer dem Bodenbereich der ersten Öffnung entsprechenden Stelle der ersten Isolierschicht (24, 25) ausgebildet ist, eine eine Kollektor- oder Emitterzone bildende, in der zweiten Öffnung auf der fremdatomdotierten Schicht (22) erzeugte zweite Halbleiterschicht (31, 37) des ersten Leitfähigkeitstyps, eine in der ersten Öffnung erzeugte dritte Halbleiterschicht des zweiten Leitfähigkeitstyps, wobei ein erster Bereich auf der zweiten Halbleiterschicht eine Basiszone (32) und ein zweiter Bereich neben der ersten Halbleiterschicht (26) eine Basisverbin- dungszone (33) bilden, eine auf der Basisverbin- dungszone (33) ausgebildete dritte Isolierschicht und eine den ersten Leitfähigkeitstyp aufweisende fremdatomdotierte Zone (34), die auf einem von der dritten Isolierschicht (32) umgebenen Oberflächenbereich der dritten ...

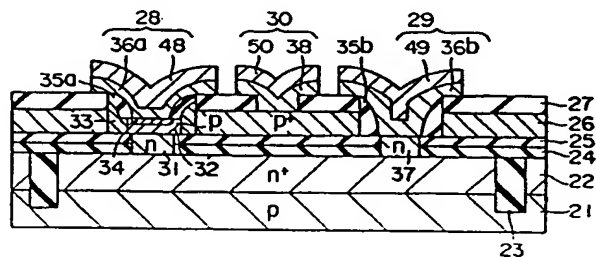


FIG. 2

DE 3940674 A1

Beschreibung

Die Erfindung betrifft eine Halbleiteranordnung und ein Verfahren zu ihrer Herstellung, insbesondere einen Bipolartransistor, der einer Mikromusterung zugänglich und mit Selbstjustierung herstellbar ist, sowie ein Verfahren zur Herstellung eines solchen Bipolartransistors.

Hochleistungs-Bipolartransistoren werden auf verschiedenen Anwendungsgebieten, wie bei elektronischen Rechnern und verschiedenen analogen Schaltungen, benötigt. In neuerer Zeit ist als Herstellungstechnik für Bipolartransistoren eine Selbstjustiertechnik für Basis- und Emitterzonen entwickelt worden (vgl. z.B. JP-PS 61-2 08 872).

Die Fig. 1A bis 1D sind Schnittansichten zur Veranschaulichung der Schritte bei der Herstellung eines Bipolartransistors nach einer Selbstjustiertechnik. Gemäß Fig. 1A wird eine vergrabene n^+ -(Typ-)Schicht 2 in einem p-(Typ-)Siliziumsubstrat 1 erzeugt, und auf letzterem wird eine epitaxiale n-(Typ-)Siliziumschicht 3 nach dem Aufwachsverfahren geformt. Sodann wird nach z.B. einem LOCOS-Prozeß eine an die vergrabene n^+ -Schicht 2 und die n-Siliziumschicht 3 heranreichende SiO_2 -Schicht 4 selektiv in der n-Siliziumschicht 3 erzeugt. Anschließend wird nach z.B. einem CVD-Prozeß eine polykristalline Siliziumschicht 5a auf der Gesamtoberfläche ausgebildet. Nach dem Implantieren von Borionen in die polykristalline Siliziumschicht 5a erfolgt eine vorbestimmte Glühbehandlung zum Eindiffundieren der implantierten Borionen in die Siliziumschicht 3, um damit eine p-Basiszone 6 auszubilden. Hierauf wird nach dem CVD-Prozeß eine polykristalline Siliziumschicht 5b auf der polykristallinen Siliziumschicht 5a gebildet, so daß eine polykristalline Siliziumschicht 5 einer vergrößerten Dicke entsteht. Sodann werden in die polykristalline Siliziumschicht 5 Borionen implantiert, so daß die Schicht 5 den p-Leitfähigkeitstyp erhält.

Nachdem gemäß Fig. 1B eine SiO_2 -Schicht 7 nach dem CVD-Prozeß auf der polykristallinen Siliziumschicht 5 geformt worden ist, wird auf der SiO_2 -Schicht 7 eine Photoresistschicht 8 eines vorbestimmten Musters geformt. Unter Verwendung der Photoresistschicht 8 als Maske werden die SiO_2 -Schicht 7 und die polykristalline Siliziumschicht 5 durch reaktives Ionenätzen (RIE) zur Ausbildung einer Rille sequentiell lotrecht geätzt. Hierauf wird die Photoresistschicht 8 entfernt. Anschließend erfolgt eine vorbestimmte Glühbehandlung zum Aktivieren der Borionen in der polykristallinen Siliziumschicht 5.

Wie in Fig. 1C in gestrichelten Linien angedeutet, wird auf der Gesamtoberfläche nach dem CVD-Prozeß eine SiO_2 -Schicht 9 erzeugt, die anschließend durch reaktives Ionenätzen anisotrop geätzt wird, um die SiO_2 -Schicht 9 mit Ausnahme ihres auf der Seitenwand bzw. Flanke der Rille erzeugten Abschnitts 10 zu entfernen.

Gemäß Fig. 1D wird nach dem CVD-Prozeß auf der Gesamtoberfläche eine polykristalline Siliziumschicht 11 erzeugt. In den von der Seitenwand- SiO_2 -Schicht 10 umschlossenen Bereich der Basiszone 6 wird durch die polykristalline Siliziumschicht 11 hindurch ein n-Typ-Fremdatom, wie As, in hoher Konzentration (heavily) implantiert, worauf eine vorbestimmte Glühbehandlung zur Ausbildung einer Emitterzone 13 erfolgt. Die Emitterzone 13 wird mit Selbstjustierung mit der als Basisverbindungselektrode dienenden polykristallinen Siliziumschicht 5 und einer inneren Basiszone 14 geformt. Bei diesem Glühvorgang diffundiert ein großer Teil der

in der Basisverbindungselektrode 5 enthaltenen Borionen in die Basiszone 6 und die Siliziumschicht 3 ein. Als Ergebnis wird eine p⁺-(Typ-)Pfropfbasiszone 14 materialeinheitlich um die innere Basiszone 12 herum gebildet. Anschließend werden zur Fertigstellungsstellung eines npn-Bipolartransistors vorbestimmte Emitter-, Basis- und Kollektorelektroden ausgebildet.

Beim beschriebenen bisherigen Verfahren wird im Schritt gemäß Fig. 1D eine Glühbehandlung vorgenommen, um Fremdatome einzudiffundieren, und es wird (dabei) eine p⁺-Pfropfbasiszone 14 erzeugt. Aufgrund des Vorhandenseins der Pfropfbasiszone ist daher die Basis-Kollektorkapazität erhöht, so daß sich der Leistungsbedarf erhöht und ein Hochgeschwindigkeitsbetrieb schwierig zu erreichen ist. Obgleich die Emitterzone mit Selbstjustierung geformt wird, ist die Größe der im Schritt gemäß Fig. 1B in der polykristallinen Siliziumschicht 5 und in der SiO_2 -Schicht 7 ausgebildeten Öffnung durch eine Musterabmessung beim photolithographischen Prozeß begrenzt. Ein aus der n-Zone 3 und der p-Zone 6, die von der SiO_2 -Schicht 4 umgeben sind, bestehender und im Schritt nach Fig. 1A geformter säulenförmiger Vorsprung wird aufgrund eines Maskenjustier- oder -ausrichtfehlers größer. Die Mikrofertigung eines Bipolartransistors ist mithin Einschränkungen unterworfen.

Aufgabe der Erfindung ist damit die Schaffung einer Halbleiteranordnung, die einen niedrigen Leistungsbedarf besitzt, für Hochgeschwindigkeitsbetrieb oder -operation geeignet ist und einen miniaturisierten Aufbau aufweist.

Die Erfindung bezweckt auch die Schaffung eines Verfahrens zur Herstellung einer Halbleiteranordnung mit den oben angegebenen Eigenschaften.

Gegenstand der Erfindung ist eine Halbleiteranordnung, umfassend ein Halbleitersubstrat, auf dessen Oberfläche eine fremdatomdotierte Schicht eines ersten Leitfähigkeitstyps erzeugt ist, ein mehrschichtiges Gebilde aus einer ersten Isolierschicht, einer ersten Basisverbindungshalbleiterschicht, die ein Fremdatom eines zweiten Leitfähigkeitstyps enthält, und einer zweiten Isolierschicht, die aufeinanderfolgend schichtartig auf dem Halbleitersubstrat angeordnet sind, wobei eine erste Öffnung in der ersten Halbleiterschicht und in der zweiten Isolierschicht und eine zweite Öffnung einer kleineren Breite oder Weite als derjenigen der ersten Öffnung an einer dem Bodenbereich der ersten Öffnung entsprechenden Stelle der ersten Isolierschicht ausgebildet sind, eine auf der fremdatomdotierten Schicht in der zweiten Öffnung erzeugte zweite Halbleiterschicht des ersten Leitfähigkeitstyps, eine in der ersten Öffnung erzeugte dritte Halbleiterschicht des zweiten Leitfähigkeitstyps, wobei ein Abschnitt auf der zweiten Halbleiterschicht eine Basiszone und ein der ersten Halbleiterschicht benachbarter Abschnitt eine Basisverbindungszonen darstellen, eine auf der Basisverbindungszonen geformte dritte Isolierschicht und eine fremdatomdotierte Zone des ersten Leitfähigkeitstyps, die in einem von der dritten Isolierschicht umgebenen Oberflächenbereich der dritten Halbleiterschicht ausgebildet ist.

Bei der beschriebenen Halbleiteranordnung wirken die zweite Halbleiterschicht als Kollektorzone und die fremdatomdotierte Zone als Emitterzone. Wahlweise können die zweite Halbleiterschicht als Emitterzone und die fremdatomdotierte Zone als Kollektorzone dienen.

Gegenstand der Erfindung ist auch ein Verfahren zur Herstellung einer Halbleiteranordnung, umfassend die

folgenden Schritte: Ausbilden einer ersten Isolierschicht, einer ersten Basisverbindungs-Halbleiterschicht, die ein Fremdatom eines zweiten Leitfähigkeitstyps enthält, und einer zweiten Isolierschicht in der angegebenen Reihenfolge auf einem Halbleitersubstrat, auf dem eine fremdatomdotierte Schicht eines ersten Leitfähigkeitstyps erzeugt ist; Ausbilden einer ersten Öffnung in der ersten Halbleiterschicht und in der zweiten Isolierschicht; Ausbilden einer dritten Isolierschicht auf der Gesamtoberfläche; anisotropes Ätzen der dritten Isolierschicht unter Zurücklassung einer ersten Seitenwand- bzw. Flankenisolierschicht als Teil der dritten Isolierschicht auf der Seitenwand bzw. Flanke der ersten Öffnung; Ätzen der in der ersten Öffnung freiliegenden ersten Isolierschicht unter Verwendung der Seitenwandisolierschicht und der zweiten Isolierschicht als Maske zwecks Freilegung der fremdatomdotierten Schicht, um dadurch eine zweite Öffnung zu formen; Erzeugen einer zweiten Halbleiterschicht des ersten Leitfähigkeitstyps in der zweiten Öffnung; Entfernen der Seitenwandisolierschicht zwecks Freilegung einer Seitenfläche der ersten Halbleiterschicht; Erzeugen einer dritten Halbleiterschicht des zweiten Leitfähigkeitstyps in der ersten Öffnung, wobei ein Bereich auf der zweiten Halbleiterschicht eine Basiszone und ein der ersten Halbleiterschicht benachbarter Bereich eine Basisverbindungszone darstellen; Ausbilden einer vierten Isolierschicht auf der Gesamtoberfläche und anisotropes Ätzen der vierten Isolierschicht zwecks Ausbildung einer zweiten Seitenwandisolierschicht auf der Basisverbindungszone; sowie Erzeugen einer fremdatomdotierten Zone des ersten Leitfähigkeitstyps in einem von der zweiten Seitenwandisolierschicht umgebenen Oberflächenbereich der dritten Halbleiterschicht.

Gegenstand der Erfindung ist ferner ein Verfahren zur Herstellung einer Halbleiteranordnung, umfassend die folgenden Schritte: Ausbilden einer ersten Isolierschicht, einer ein Fremdatom eines zweiten Leitfähigkeitstyps enthaltenden ersten Halbleiterschicht und einer zweiten Isolierschicht in der angegebenen Reihenfolge auf einem Halbleitersubstrat, auf dem eine fremdatomdotierte Schicht eines ersten Leitfähigkeitstyps vorgesehen ist; Ausbilden einer ersten Öffnung in der zweiten Isolierschicht; Ausbilden einer dritten Isolierschicht auf der Gesamtoberfläche; anisotropes Ätzen der dritten Isolierschicht unter Zurücklassung einer ersten Seitenwand- oder Flankenisolierschicht als Teil der dritten Isolierschicht auf einer Seitenwand bzw. Flanke der ersten Öffnung; Ätzen der in der ersten Öffnung freiliegenden ersten Halbleiterschicht und der ersten Isolierschicht unter Verwendung der ersten Seitenwandisolierschicht und der zweiten Isolierschicht als Masken zwecks Freilegung der fremdatomdotierten Schicht, um damit eine zweite Öffnung auszubilden; Erzeugen einer zweiten Halbleiterschicht des zweiten Leitfähigkeitstyps als Basiszone in der zweiten Öffnung unter Verbindung mit der ersten Halbleiterschicht; Ausbilden einer vierten Isolierschicht auf der Gesamtoberfläche und anisotropes Ätzen der vierten Isolierschicht zur Zurücklassung einer zweiten Seitenwandisolierschicht auf der ersten Seitenwandisolierschicht, wobei ein Teil der ersten Halbleiterschicht weiterhin in der zweiten Öffnung freiliegt; und Erzeugen einer fremdatomdotierten Zone des ersten Leitfähigkeitstyps in einem von der zweiten Seitenwandisolierschicht umgebenen Oberflächenbereich der zweiten Halbleiterschicht.

Im folgenden sind bevorzugte Ausführungsbeispiele der Erfindung im Vergleich zum Stand der Technik an-

hand der Zeichnung näher erläutert. Es zeigen:

Fig. 1A bis 1D Schnittansichten zur Veranschaulichung der Schritte bei der Herstellung eines herkömmlichen Bipolartransistors,

Fig. 2 eine Schnittansicht eines Bipolartransistors gemäß einer Ausführungsform der Erfindung,

Fig. 3A bis 3H Schnittansichten zur Veranschaulichung der Schritte bei der Herstellung des Bipolartransistors nach Fig. 2,

Fig. 4A bis 4F Schnittansichten zur Veranschaulichung der Schritte bei der Herstellung eines Bipolartransistors gemäß einer anderen Ausführungsform der Erfindung,

Fig. 5 eine Schnittansicht einer Abwandlung des Bipolartransistors nach Fig. 4F,

Fig. 6A bis 6C Schnittansichten zur Verdeutlichung einer Abwandlung der Bipolartransistor-Herstellungsschritte nach den Fig. 4A bis 4C und

Fig. 7 eine Schnittansicht einer anderen Abwandlung des Bipolartransistors nach Fig. 4F.

Die Fig. 1A bis 1D sind eingangs bereits erläutert worden.

Bei einer Halbleiteranordnung gemäß der Erfindung ist eine Öffnung in einem mehrschichtigen Gebilde aus einer ersten Isolierschicht, einer ein Fremdatom eines zweiten Leitfähigkeitstyps enthaltenden ersten Basisverbindungs-Halbleiterschicht und einer zweiten Isolierschicht, die aufeinanderfolgend schichtweise auf ein Halbleitersubstrat aufgebracht sind, ausgebildet. In der Öffnung ist mit Selbstjustierung eine Basiszone erzeugt. Die Basiszone ist in einer seitlichen Richtung mit der ersten Basisverbindungs-Halbleiterschicht verbunden. Hierdurch wird eine Erweiterung einer durch Eindiffundieren des Fremdatoms des zweiten Leitfähigkeitstyps aus der ersten Basisverbindungs-Halbleiterschicht erzeugten Pfropfbasiszone in eine Kollektorzone verhindert. Als Ergebnis kann eine Erhöhung der Basis-Kollektor-Übergangskapazität unterdrückt werden.

Bei dem in Fig. 2 dargestellten Bipolartransistor ist eine stark mit einem n^+ -(Typ-)Fremdatom (Konzentration: $1 \times 10^{20} \text{cm}^{-3}$) dotierte Siliziumschicht 22 auf einem p-(Typ-)Siliziumsubstrat 21 ausgebildet. In einem Elementtrennbereich des Bipolartransistors ist eine Rille geformt, in welche(r) eine Isolierschicht 23 aus SiO_2 eingelassen bzw. vergraben ist. Auf der stark mit dem n^+ -Fremdatom dotierten Siliziumschicht 22 sind aufeinanderfolgend eine erste Isolierschicht aus einer SiO_2 -Schicht 24 einer Dicke von etwa 100–500 nm (1000–5000 Å) und einer Siliziumnitridschicht 25 einer Dicke von etwa 100 nm, eine mit Bor dotierte (Borkonzentration: $2,5 \times 10^{20} \text{cm}^{-3}$) polykristalline Siliziumschicht 26 einer Dicke von etwa 300 nm als erste Halbleiterschicht und eine aus SiO_2 bestehende, eine Dicke von etwa 150–300 nm besitzende zweite Isolierschicht 27 geformt. Im Mehrschichtgebilde aus erster Isolierschicht 24, 25, erster Halbleiterschicht 26 und zweiter Isolierschicht 27 sind Öffnungen zur Bildung von Emitter-, Basis- und Kollektorelektroden 28, 30 bzw. 29 in vorbestimmten Positionen geformt.

Im folgenden ist die Ausgestaltung der Emitterelektrode erläutert. Insbesondere ist eine erste Öffnung (an der linken Seite) in der SiO_2 -Schicht 27 und der polykristallinen Siliziumschicht 26 geformt. Weiterhin ist am Boden der ersten Öffnung eine zweite Öffnung, die kleiner ist als die erste Öffnung, in der SiO_2 -Schicht 24 und der Siliziumnitridschicht 25 geformt. Die zweite Öffnung reicht an die stark mit dem n^+ -Fremdatom dotierte Siliziumschicht 22 heran. In der zweiten Öffnung ist

eine Kollektorzone 31 aus einer epitaxialen n-Siliziumschicht (n-Fremdatomkonzentration: $1 \times 10^{15} \text{ cm}^{-3}$) ausgebildet. Eine aus einer epitaxialen p-Siliziumschicht (p-Fremdatomkonzentration: $1 \times 10^{18} \text{ cm}^{-3}$) bestehende Basiszone 32 ist auf der Kollektorzone 31 geformt und mit der polykristallinen Siliziumschicht 26 verbunden. Zwischen der Basiszone 32 und der polykristallinen Siliziumschicht 26 ist eine mit einem p-Fremdatom dotierte Basisverbindungszone 33 vorgesehen, deren Fremdatomkonzentration niedriger ist als die der polykristallinen Siliziumschicht 26, aber höher als die der Basiszone 32. Weiterhin ist auf dem (einem) Teil der Basiszone 32 durch z.B. Ionenimplantation eine n-Emitterzone 34 erzeugt. Zum Trennen der Emitterzone 34 von der Basisverbindungszone 33 ist eine aus SiO_2 bestehende, als dritte Isolierschicht dienende Seitenwand- bzw. Flankenisolierschicht 35 auf der Basisverbindungszone 33 geformt. Ferner ist eine polykristalline Siliziumschicht 36a, in welche Arsenionen implantiert sind, auf der Emitterzone 34 erzeugt, während eine Aluminiumschicht 48 auf einer Oberfläche der polykristallinen Siliziumschicht 36a vorgesehen ist. Diese Siliziumschicht 36a und die Aluminiumschicht 48 bilden die Emitterelektrode 28.

Nachstehend ist die Ausgestaltung der Kollektorelektrode 29 beschrieben. Eine dritte Öffnung (an der rechten Seite) ist in der SiO_2 -Schicht 27 und der polykristallinen Siliziumschicht 26 auf dieselbe Weise wie bei der Emitterelektrode 28 ausgebildet. In einem Bodenbereich der dritten Öffnung ist eine vierte Öffnung, die kleiner ist als die dritte Öffnung, in der SiO_2 -Schicht 24 und der Silizium-Nitridschicht 25 geformt. Die vierte Öffnung, in welcher eine epitaxiale n-Siliziumschicht 37 erzeugt ist, reicht an die stark mit dem n^+ -Fremdatom dotierte Siliziumschicht 22 heran. Die polykristalline Siliziumschicht 36b, in welche Arsenionen implantiert sind, ist auf der epitaxialen n-Siliziumschicht 37 ausgebildet. Zum Trennen der polykristallinen Siliziumschicht 36b von der polykristallinen Siliziumschicht 26 ist eine SiO_2 -Schicht 35b als dritte Isolierschicht auf den Seitenwänden der polykristallinen Siliziumschicht 26 und der SiO_2 -Schicht 27 vorgesehen. Zudem ist eine Aluminiumschicht 49 auf der Oberfläche der polykristallinen Siliziumschicht 36b erzeugt. Diese Siliziumschicht 36b und die Aluminiumschicht 49 bilden die Kollektorelektrode 29.

Im folgenden ist die Ausgestaltung der Basislektrode beschrieben. In der SiO_2 -Schicht 27 ist eine an die polykristalline Siliziumschicht 26 heranreichende fünfte Öffnung (im Mittelbereich) geformt. In der fünften Öffnung ist eine polykristalline Siliziumschicht 38, in welche Borionen implantiert sind, erzeugt. Weiterhin ist auf der Oberfläche dieser Siliziumschicht 38 eine Aluminiumschicht 50 vorgesehen. Die polykristalline Siliziumschicht 38 und die Aluminiumschicht 50 bilden die Basislektrode 30.

Da beim Bipolartransistor mit dem beschriebenen Aufbau die Basisverbindungszone 33 vorgesehen ist, kann die Diffusion des in der polykristallinen Siliziumschicht 26 enthaltenen p-Fremdatoms in den Kollektorbereich 31 durch die Basiszone 32 des Transistors hindurch minimiert werden, während eine Erhöhung der Basis-Kollektorübergangskapazität unterdrückt werden kann, so daß niedriger Leistungsbedarf und Hochgeschwindigkeitsbetrieb gewährleistet werden.

Die Fig. 3A bis 3H veranschaulichen in Schnittdarstellung die Reihenfolge der Schritte bei der Herstellung des Bipolartransistors nach Fig. 2.

Die stark mit einem n^+ -Fremdatom dotierte Siliziumschicht 22 wird durch Ionenimplantation eines Fremdatoms in das p-Siliziumsubstrat 21 oder durch (epitaxiales) Aufwachsen von ein Fremdatom enthaltendem Silizium geformt. Anschließend werden eine Rille im Elementtrennbereich des Bipolartransistors geformt und die SiO_2 -Isolierschicht 23 in der Rille vergraben. Wie noch näher beschrieben werden wird, wird die stark mit dem n^+ -Fremdatom dotierte Siliziumschicht 22 mit einem Kollektorkontakt verbunden. Die SiO_2 -Schicht 24 und die Siliziumnitridschicht 25 als erste Isolierschicht sowie die eine Dicke von etwa 300 nm aufweisende polykristalline Siliziumschicht 26 als erste Halbleiterschicht werden sequentiell bzw. nacheinander auf der Gesamtoberfläche des Siliziumsubstrats abgelagert. Sodann werden Borionen bei einer Beschleunigungsenergie von 50 keV und in einer Dosis von 1×10^{16} Ionen/ cm^2 in die polykristalline Siliziumschicht 26 implantiert. Weiterhin werden die SiO_2 -Schicht 27 und die Siliziumnitridschicht 39, die jeweils eine Dicke von etwa 150–300 nm besitzen und als zweite Isolierschichten dienen, nacheinander auf der Gesamtoberfläche abgelagert bzw. niedergeschlagen (Fig. 3A).

Ein als Maskenmaterialschicht dienendes Photoreist(material) wird auf die Gesamtoberfläche aufgebracht und durch Photoätzen gemustert, um ein Maskenmuster 40 zu erzeugen, das einen von den vorgesehenen Basis-, Emitter- und Kollektorzonen verschiedenen Bereich bedeckt. Unter Verwendung des Maskenmusters als Ätzmaske erfolgt ein anisotropes Ätzen (z.B. RIE bzw. reaktives Ionenätzen) zum selektiven Entfernen der Siliziumnitridschicht 39 und damit zur Freilegung der SiO_2 -Schicht 27 zwecks Ausbildung von Öffnungen 41a und 41b (Fig. 3B).

Nach dem Entfernen des Maskenmusters 40 wird nach dem CVD-Verfahren auf die in gestrichelten Linien angedeutete Weise eine Siliziumnitridschicht 42 in den Öffnungen 41a, 41b und auf der Siliziumnitridschicht 39 niedergeschlagen. Hierauf erfolgt ein reaktives Ionenätzen (anisotropes Ätzen unter Verwendung eines Gasgemisches aus CHF_4 und H_2), wobei Siliziumnitridschichten 42a, 42b einer Dicke von etwa 300 nm mit Selbstjustierung auf den Seitenwänden oder Flanken der Öffnungen 41a, 41b zurückbleiben und damit Öffnungen 43a, 43b entstehen. Durch Steuerung der Dicke der Seitenwand- bzw. Flankenisolierschichten 42a, 42b kann ein mikrogemusterter Bipolartransistor erhalten werden (Fig. 3C).

Die SiO_2 -Schicht wird durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) unter Verwendung der Nitridschicht 39 und der auf den Seitenwänden der Öffnungen 43a, 43b verbliebenen Nitridschichten 42a, 42b als Masken selektiv entfernt. Anschließend werden die Nitridschichten 39 und 42a, 42b vollständig entfernt. Weiterhin wird die polykristalline Siliziumschicht 26 durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CF_4 und O_2) zur Freilegung der (Silizium)-Nitridschicht 25 entfernt. Sodann wird auf die in gestrichelten Linien angedeutete Weise nach dem CVD-Prozeß eine SiO_2 -Schicht 44, als sechste Isolierschicht, in der Öffnung 43 und auf der SiO_2 -Schicht 27, d.h. auf der Gesamtoberfläche, niedergeschlagen (Fig. 3D).

Beim reaktiven Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) der Gesamtoberfläche zur Ausbildung von Öffnungen 45a, 45b bleiben SiO_2 -Schichten 44a, 44b jeweils einer Dicke von etwa 100 nm auf den Seitenwänden der Öffnungen 43 mit

Selbstjustierung zurück. Die Öffnungen 45a, 45b werden somit mit Selbstjustierung mit den Öffnungen 43a, 43b geformt, so daß eine hohe Integrationsdichte erreichbar ist. Die Nitridschicht 25 wird durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_4 und H_2) unter Verwendung der auf den Seitenwänden der Öffnungen 45a, 45b verbliebenen SiO_2 -Schichten 44a, 44b als Maske selektiv entfernt bzw. abgetragen. Weiterhin wird die SiO_2 -Schicht 24 durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) unter Verwendung der SiO_2 -Schicht 27 und der SiO_2 -Schichten 44a, 44b als Maske selektiv entfernt zwecks Freilegung der stark mit einem n^+ -Fremdatom dotierten Siliziumschicht 22 (Fig. 3E). Zu diesem Zeitpunkt sind die Dicken der SiO_2 -Schichten 44a und 44b sowie der SiO_2 -Schicht 27 verringert.

Nach einem selektiven (epitaxialen) Aufwachsverfahren wird eine epitaxiale n-Siliziumschicht auf der Oberfläche der freigelegten Schicht 22 gezüchtet bzw. abgelagert, bis sie z.B. dieselbe Ebene wie die Oberfläche der Nitridschicht 25 erreicht; damit werden die Kollektorzonen 31 und die Kollektorkontaktzone 37 erzeugt. Sodann werden die auf den Seitenwänden der Öffnungen 45a, 45b verbliebenen SiO_2 -Schichten 44a, 44b zur Formung von Öffnungen 46a, 46b entfernt (Fig. 3F).

Nach einem selektiven (epitaxialen) Aufwachsverfahren in einer Atmosphäre mit B_2H_6 , H_2 , SiH_2Cl_2 und HCl bei einer Temperatur von 900°C und einem Druck von 6650 Pa (50 Torr) wird eine p-Siliziumschicht einer Dicke von etwa 100 nm auf den Oberflächen der Kollektorzonen 31 und den Seitenwänden der polykristallinen Siliziumschicht 26 sowie der SiO_2 -Schicht, bestehend aus der epitaxialen n-Siliziumschicht, gezüchtet, um die Siliziumschicht 32 als Basiszone und die Siliziumschicht 33 als Basisverbindungszone zu formen. Die p-Siliziumschicht weist eine im wesentlichen flache Oberseite auf, und der neben der polykristallinen Siliziumschicht 26 befindliche Bereich der Siliziumschicht ist längs der Seitenwände der polykristallinen Siliziumschicht 26 und der SiO_2 -Schicht 27 hochgezogen. Zu diesem Zeitpunkt wird die Siliziumschicht 32 als Basiszone auf der Kollektorzonen 32 zu Einkristallsilizium, während die Siliziumschicht 33 als Basisverbindungszone neben der freiliegenden polykristallinen Siliziumschicht 26 zu polykristallinem Silizium wird. Diese Basisverbindungszone 33 dient zum Verbinden der aus einer epitaxialen p-Siliziumschicht 32 bestehenden Basiszone mit der polykristallinen Siliziumschicht 26. Aus dieser Siliziumschicht 26 wird ein p-Fremdatom in die Basisverbindungszone eindiffundiert, so daß die Fremdatomkonzentration der Basisverbindungszone 33 diejenige der Basiszone 32 übersteigt. Hierauf wird die auf dem Kollektorkontaktbereich 37 gezüchtete oder abgelagerte p-Siliziumschicht entfernt. Zum Trennen einer später zu erzeugenden Emitterzone 34 von der Basisverbindungszone 33 wird nach dem CVD-Verfahren eine SiO_2 -Schicht auf der Gesamtoberfläche des Gebildes, d.h. in den Öffnungen 46 und auf der SiO_2 -Schicht 27 niedergeschlagen. Danach bleiben durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) der Gesamtoberfläche die SiO_2 -Schichten 35a, 35b einer Dicke von etwa 50 nm mit Selbstjustierung auf den Seitenwänden der Öffnungen 46a, 46b zurück, so daß Öffnungen 47a, 47b entstehen. Hierauf werden in eine vorgesehene Emittererzeugungszone der Öffnung 47a Arsenionen mit einer Beschleunigungsenergie von 35 keV und in einer Dosis von 1×10^{14} Ionen/cm² implan-

tiert, um die n-Emitterzone 34 zu erzeugen (Fig. 3G).

Nach dem Niederschlagen einer etwa 150 nm dicken polykristallinen Siliziumschicht auf der Gesamtoberfläche werden Emitter-, Kollektor- und Basis Elektroden durch Photoätzen und reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CF_4 und O_2) voneinander getrennt, so daß sie um eine vorbestimmte Größe größere Breiten als die später auszubildenden Elektroden besitzen. Anschließend werden Arsenionen bei einer Beschleunigungsenergie von 35 keV und in einer Dosis von $1,2 \times 10^{16}$ Ionen/cm² in die der Anschlußschicht für die Emitter- und Kollektorzonen 34, 37 entsprechende polykristalline Siliziumschicht implantiert. Borionen werden bei einer Beschleunigungsenergie von 50 keV und in einer Dosis von 1×10^{16} Ionen/cm² in die der Anschlußschicht für die Basiszone 32 entsprechende polykristalline Siliziumschicht 38 implantiert. Weiterhin erfolgt eine gewünschte bzw. zweckmäßige Glühbehandlung zum Aktivieren der Fremdatome. Anschließend wird eine Aluminiumschicht als Verbindungs- bzw. Leitermaterial auf der Gesamtoberfläche abgelagert, und die Aluminiumschicht sowie die polykristallinen Siliziumschichten werden durch Photoätzen und reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus Cl_2 und H_2) auf eine vorbestimmte Breite gemustert (patterned), so daß Aluminiummuster 48, 49 und 50 sowie polykristalline Siliziummuster 36a, 36b und 38 entstehen. Als Ergebnis werden die Emitter-, Kollektor- und Basis Elektroden 28, 29 bzw. 30 und damit der Bipolartransistor geformt (Fig. 3H).

Eine Öffnung in der SiO_2 -Schicht 24 und der Nitridschicht 25 wird somit mit Selbstjustierung am Boden der in der polykristallinen Siliziumschicht 26 und der SiO_2 -Schicht 27 ausgebildeten Öffnung geformt, und in dieser Öffnung wird der Transistor ausgebildet. Somit ist für die Ausbildung des Haupttransistorkörpers bzw. teils nur eine einzige Maskenjustieroperation nötig, so daß auf diese Weise ein Transistor mit einem Mikromuster erzeugt werden kann.

Wenn zur Erzeugung der Emitterzone 34 ein n-Fremdatom in den vorgesehenen Emittererzeugungsbereich eindiffundiert wird, kann dieses Eindiffundieren von der polykristallinen Siliziumschicht 36 her erfolgen, anstatt ein Fremdatom unmittelbar zu implantieren. Nach dem Schritt gemäß Fig. 3G kann die n-Emitterzone nach einem selektiven (epitaxialen) Aufwachsverfahren geformt werden.

Obgleich als Isolierschicht die SiO_2 -Schicht oder die Nitridschicht benutzt wird, können (hierfür) auch verschiedene andere Materialien benutzt werden.

Aufgrund der Charakteristika oder Eigenschaften des Bipolartransistors kann bei der beschriebenen Ausführungsform ferner die Anordnung der Kollektor- und Emitterzonen auch umgekehrt sein.

Die Fig. 4A bis 4F veranschaulichen in Schnittansicht die Schritte bei der Herstellung eines Bipolartransistors gemäß einer anderen Ausführungsform der Erfindung.

Auf einem p-(Typ)-Siliziumsubstrat 51 wird durch Ionenimplantation eines Fremdatoms in das p-Siliziumsubstrat 51 oder durch (epitaxiales) Aufwachsen von einem Fremdatom enthaltendem Silizium eine stark mit einem n^+ -Fremdatom dotierte Schicht 52 ausgebildet. In einem Elementtrennbereich eines Bipolartransistors wird dann eine Rille ausgebildet, in welche(r) eine Isolierschicht 53 eingelassen bzw. vergraben wird. Wie noch näher beschrieben werden wird, ist die stark mit dem n^+ -Fremdatom dotierte Schicht 52 mit einer Kollektorkontaktschicht verbunden.

Auf der Gesamtoberfläche des Siliziumsubstrats wird durch thermische Oxidation eine erste SiO_2 -Schicht 54 (erste Isolierschicht) einer Dicke von etwa 100–500 nm erzeugt.

Sodann wird eine etwa 300 nm dicke polykristalline Siliziumschicht 55 als erste Halbleiterschicht auf der Gesamtoberfläche der Schicht 54 niedergeschlagen. Hierauf werden Borionen bei einer Beschleunigungsenergie von 50 keV und in einer Dosis von 1×10^{16} Ionen/cm² in die polykristalline Siliziumschicht 55 implantiert. Zusätzlich wird eine zweite, etwa 150–300 nm dicke SiO_2 -Schicht 56 (zweite Isolierschicht) auf der Gesamtoberfläche abgelagert (Fig. 4A).

Auf die Gesamtoberfläche wird als Maskenmaterialschicht ein Photoresist aufgetragen, das durch Photoätzen zur Ausbildung eines Maskenmusters 57 gemustert wird, welches den von den vorgesehenen Basis-, Emitter- und Kollektorzonen verschiedenen Bereich bedeckt. Die zweite SiO_2 -Schicht 56 wird unter Verwendung des Maskenmusters 57 als Ätzmaske durch reaktives Ionenätzen (RIE) unter Freilegung der polykristallinen Siliziumschicht 55 selektiv entfernt, wobei erste Öffnungen 58a, 58b entstehen (Fig. 4B).

Nach der Entfernung des Maskenmusters 57 wird eine dritte SiO_2 -Schicht 59 (dritte Isolierschicht) auf der Gesamtoberfläche, d.h. in den ersten Öffnungen 58a, 58b und auf der zweiten SiO_2 -Schicht 56 abgelagert (vgl. gestrichelte Linien in Fig. 4C). Nach einem reaktiven Ionenätzvorgang (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) zur Ausbildung zweier Öffnungen 60a, 60b bleiben unter Selbstjustierung etwa 300 nm dicke dritte SiO_2 -Schichten 59a, 59b auf den Seitenwänden bzw. Flanken der ersten Öffnungen zurück. Durch Einstellung der Dicken der Seitenwände läßt sich ein miniaturisierter Bipolartransistor herstellen (Fig. 4C).

Die polykristalline Siliziumschicht 55 wird durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CF_4 und O_2) unter Verwendung der zweiten SiO_2 -Schicht 56 sowie der auf den Seitenwänden der zweiten Öffnungen 60a, 60b verbliebenen dritten SiO_2 -Schicht(en) 59a, 59b als Maske entfernt. Zudem wird die erste SiO_2 -Schicht 54 auf ähnliche Weise durch reaktives Ätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) entfernt zwecks Freilegung der stark mit dem n^+ -Fremdatom dotierten Schicht 52, wobei dritte Öffnungen 62a, 62b entstehen (Fig. 4D).

Auf einer Oberfläche der freigelegten Schicht 52 wird nach einem selektiven Aufwachsverfahren eine als Kollektorzone dienende epitaxiale n-Siliziumschicht 61 (zweite Halbleiterschicht) einer solchen Dicke, daß sie elektrisch mit der polykristallinen Siliziumschicht 55 verbunden ist, gezüchtet. In die zweite Öffnung 62a, welche den vorgesehenen Basiserzeugungsbereich bildet, werden Borionen bei einer Beschleunigungsenergie von 20 keV und in einer Dosis von $5,0 \times 10^{13}$ Ionen/cm² implantiert, derart, daß ein p-Fremdatomprofil die stark mit dem n^+ -Fremdatom dotierte Schicht 52 nicht erreicht. Auf diese Weise wird eine p-Basiszone 63 neben der polykristallinen Siliziumschicht 55 für die Verbindung der Basiszone 63 erzeugt.

Anschließend wird die an der Öffnung 62b für Kollektorkontakt(ierung) gezüchtete epitaxiale n-Siliziumschicht durch Photoätzen und reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CF_4 und O_2) entfernt, um die stark mit dem n^+ -Fremdatom dotierte Schicht 52 freizulegen. Zur Verhinderung einer Freilegung der polykristallinen Siliziumschicht 55 im

vorgesehenen Kollektorkontaktbereich und zum Trennen der Emitterelektrode von dieser Siliziumschicht 55 wird sodann nach dem CVD-Verfahren eine vierte SiO_2 -Schicht 64 (vierte Isolierschicht) auf der Gesamtoberfläche, d.h. in den dritten Öffnungen 62a, 62b und auf der zweiten Isolierschicht 56, niedergeschlagen. Hierauf wird durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) der Gesamtoberfläche eine etwa 50 nm dicke vierte, mit Selbstjustierung auf der Seitenwand der zweiten Öffnung 60 zurückbleibende SiO_2 -Schicht 64 vorgesehen. Dabei werden vierte Öffnungen 65a, 65b geformt.

In die vorgesehene Emitterzone in der vierten Öffnung 65a werden zur Ausbildung einer n-Emitterschicht 66 Arsenionen bei einer Beschleunigungsenergie von 35 keV und einer Dosis von 1×10^{14} Ionen/cm² implantiert. Außerdem wird an einer vorbestimmten Stelle auf der zweiten Isolierschicht 56 durch reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CHF_3 und O_2) zur Formung einer Basis- und Kollektorelektrode eine Öffnung ausgebildet. Hierauf wird eine etwa 150 nm dicke polykristalline Siliziumschicht auf der Gesamtoberfläche abgelagert bzw. niedergeschlagen. Sodann werden die Emitter-, Kollektor- und Basis- und Kollektorelektroden entsprechenden Bereiche durch Photoätzen und reaktives Ionenätzen (anisotropes Ätzen mit einem Gasgemisch aus CF_4 und O_2) voneinander getrennt, so daß sie um einen vorbestimmten Betrag größere Breiten als die Elektroden erhalten. Danach werden in eine als Verbindungsschicht für Emitter- und Kollektorzonen dienende polykristalline Siliziumschicht 67 Arsenionen bei einer Beschleunigungsenergie von 35 keV und in einer Dosis von 1×10^{16} Ionen/cm² implantiert. In eine polykristalline Basisanschluß-Siliziumschicht 68 werden Borionen bei einer Beschleunigungsenergie von 50 keV und in einer Dosis von $1,2 \times 10^{16}$ Ionen/cm² implantiert. Zum Aktivieren der Fremdatome erfolgt zudem eine gewünschte (zweckmäßige) Glühbehandlung. In diesem Fall befindet sich ein Basis-Kollektorübergang unter der ersten SiO_2 -Schicht 54, so daß die Entstehung einer Pfropfbasiszone vermieden werden kann. Anschließend wird auf die (der) Gesamtoberfläche als Elektrodenverdrahtungsmaterial eine Aluminiumschicht aufgebracht bzw. abgelagert, und die Aluminiumschicht sowie die polykristallinen Siliziumschichten werden durch Photoätzen und reaktives Ätzen (anisotropes Ätzen mit einem Gasgemisch aus Cl_2 und H_2) gemustert, um eine Emitterschicht 70a aus einem polykristallinen Siliziummuster 67a und einem Aluminiummuster 69a, eine Kollektorelektrode 70b aus einem polykristallinen Siliziummuster 67b und einem Aluminiummuster 69b sowie eine Basis- und Kollektorelektrode 70c aus einem polykristallinen Siliziummuster 68 und einem Aluminiummuster 69c mit jeweils vorbestimmten Breiten auszubilden und damit einen Bipolartransistor zu formen (Fig. 4F).

Wenn zur Erzeugung der Emitterzone ein n-Fremdatom in den vorgesehenen Emittererzeugungsbereich eindiffundiert wird, kann dies von der polykristallinen Siliziumschicht 67a her (zur Erzeugung der Emitterzone) erfolgen, anstatt — wie bei der beschriebenen Ausführungsform nach Fig. 4A bis 4F — ein Fremdatom unmittelbar in den vorgesehenen Emittererzeugungsbereich zu implantieren.

Bei der Erzeugung der Emitterzone 66 kann unmittelbar auf der p-Fremdatom-dotierten, in der dritten Öffnung 65a freiliegenden epitaxialen Schicht 63 eine epitaxiale n-Siliziumschicht nach dem selektiven Aufwachsverfahren erzeugt werden, nachdem die Seitenwand

durch die vierte SiO₂-Schicht 64 gebildet worden ist (Fig. 5).

Bei der Erzeugung der Basiszone können nach dem Freilegen der stark mit dem n⁺-Fremdatom dotierten, unmittelbar unter den vorgesehenen Basis- und Emitterzeugungsbereichen ausgebildeten Schicht 52 eine epitaxiale n-Siliziumschicht und eine epitaxiale p-Siliziumschicht nach einem selektiven (epitaxialen) Aufwachsverfahren schichtweise übereinanderliegend geformt werden, wobei die erstere Schicht als Kollektorzone, die letztere Schicht als Basiszone dienen kann.

Die zweiten Öffnungen können durch eine bzw. in einer obere(n) Schicht geformt werden. Bei der Ausbildung der zweiten Öffnungen wird insbesondere gemäß Fig. 6A eine fünfte Isolierschicht, z.B. eine etwa 150–300 nm dicke SiO₂-Schicht 70 auf der zweiten Isolierschicht 56 abgelagert. Danach wird im Schritt gemäß Fig. 6B die fünfte SiO₂-Schicht 79 durch Photoätzen und Ätzen unter Benutzung der Maskenmaterialschicht 57 entfernt unter Freilegung der zweiten SiO₂-Schicht 56, so daß die ersten Öffnungen 58a, 58b geformt werden (Fig. 6A). Nach dem Entfernen der Maskenmaterialschicht 57 (vgl. gestrichelte Linien) wird dann die dritte Isolierschicht, z.B. die SiO₂-Schicht, an den ersten Öffnungen 58a, 58b und auf der fünften SiO₂-Schicht 71 abgelagert. Anschließend werden durch reaktives Ionenätzen zur Formung der zweiten Öffnungen 60a, 60b die jeweiligen, an den Seitenwänden der ersten Öffnungen 58a, 58b zurückbleibenden dritten SiO₂-Schichten 59a, 59b vorgesehen (Fig. 6B). Hierauf wird die zweite SiO₂-Schicht 56 durch reaktives Ionenätzen (anisotropes Ätzen) unter Benutzung der an den Seitenwänden der zweiten Öffnungen 60a, 60b verbliebenen dritten SiO₂-Schichten 59a, 59b als Maske entfernt, und die polykristalline Siliziumschicht 55 sowie die erste SiO₂-Schicht 54 werden auf die im Schritt gemäß Fig. 4D gezeigte Weise (ebenfalls) entfernt. Außerdem werden die fünfte SiO₂-Schicht 71 und die auf den Seitenwänden der zweiten Öffnungen 60a, 60b verbliebenen dritten Isolierschichten 59a, 59b weggeätzt, so daß jeweils eine zweite Öffnung 60a, 60b mit einem oberen Bereich, der nicht gekrümmt (wie in Fig. 4D), sondern rechtwinklig ausgebildet ist, geformt werden kann (Fig. 6C).

Bei der Erzeugung der Basiszone kann nach dem Freilegen der stark mit dem n⁺-Fremdatom dotierten, unmittelbar unter dem vorgesehenen Basiserzeugungsbereich geformten epitaxialen Schicht 52 die epitaxiale p-Siliziumschicht 63 nach einem (epitaxialen) Aufwachsverfahren unmittelbar gezüchtet werden, um als Basiszone zu dienen. Dabei dient ein mit der epitaxialen p-Siliziumschicht 63 in Kontakt stehender Teil oder Bereich der stark mit dem n⁺-Fremdatom dotierten Schicht 52 als Kollektorzone. Wie in gestrichelter Linie angedeutet, können durch Glühen die p-Fremdatome aus der epitaxialen Siliziumschicht 63 geringfügig in die stark mit dem n⁺-Fremdatom dotierte Schicht 52 eindiffundiert werden (Fig. 7).

Obgleich für die ersten bzw. fünften Isolierschichten die SiO₂-Schichten benutzt werden, können auch verschiedene andere Materialien gewählt und benutzt werden. Bei dieser Ausführungsform kann im Aufbau des Bipolartransistors die Anordnung der Kollektor- und Emitterzonen auch umgekehrt sein.

Bei der Ausführungsform gemäß den Fig. 4A bis 7 wird ein säulenförmiger Bereich des Transistors mittels einer Photomaske geformt. Da hierbei der säulenförmige Bereich durch ein Muster einer Breite, die um eine

selbstjustierte Seitenwandschicht verkleinert ist, festgelegt wird, kann ein Transistor mit einem Mikromuster realisiert werden. Wenn zudem die polykristalline Basis-elektrodenanschluß-Siliziumschicht mit der Basiszone verbunden ist, wird keine Planarverbindung (planar joint) mit dem säulenförmigen Bereich benötigt. Demzufolge kann eine übermäßig große Pfropfbasiszone vermieden und damit eine Erhöhung der Basis-Kollektorübergangskapazität unterdrückt werden.

Patentansprüche

1. Halbleiteranordnung, gekennzeichnet durch ein Halbleitersubstrat (21), auf dem eine fremdatomdotierte Schicht (22) eines ersten Leitfähigkeitstyps ausgebildet ist, ein mehrschichtiges Gebilde mit einer ersten Isolierschicht (24, 25), einer ein Fremdatom eines zweiten Leitfähigkeitstyps enthaltenden ersten Halbleiterschicht (26) für den Anschluß einer Basiszone (32) und einer zweiten Isolierschicht (27), die aufeinanderfolgend schichtweise auf dem Halbleitersubstrat angeordnet sind, wobei in der ersten Halbleiterschicht (26) und der zweiten Isolierschicht (27) eine erste Öffnung ausgebildet und an einer dem Bodenbereich der ersten Öffnung entsprechenden Stelle der ersten Isolierschicht (24, 25) eine zweite Öffnung, die eine kleinere Breite oder Weite als die erste Öffnung aufweist, geformt sind, eine in der zweiten Öffnung auf der fremdatomdotierten Schicht (22) ausgebildete zweite Halbleiterschicht (31, 37) des ersten Leitfähigkeitstyps, eine in der ersten Öffnung erzeugte dritte Halbleiterschicht des zweiten Leitfähigkeitstyps, wobei ein erster Bereich auf der zweiten Halbleiterschicht eine Basiszone (32) und ein neben der ersten Halbleiterschicht (26) befindlicher zweiter Bereich eine Basisverbindungszone (33) bilden, eine auf der Basisverbindungszone (33) ausgebildete dritte Isolierschicht (35a) und eine in einem Oberflächenbereich der dritten Halbleiterschicht (32), der von der dritten Isolierschicht (35a) umgeben ist, ausgebildete fremdatomdotierte Zone (34) des ersten Leitfähigkeitstyps.
2. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß die zweite Halbleiterschicht (31) eine Kollektorzone und die fremdatomdotierte Zone (34) eine Emitterzone sind.
3. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß die zweite Halbleiterschicht (31) eine Emitterzone und die fremdatomdotierte Zone eine Kollektorzone (34) sind.
4. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß die erste Halbleiterschicht (26) aus polykristallinem Silizium besteht.
5. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Basisverbindungszone (33) aus polykristallinem Silizium besteht.
6. Halbleiteranordnung nach Anspruch 1, dadurch gekennzeichnet, daß die erste Isolierschicht aus einem mehrschichtigen Gebilde aus einer Siliziumoxidschicht und einer Siliziumnitridschicht (25) besteht.
7. Verfahren zur Herstellung einer Halbleiteranordnung, gekennzeichnet durch folgende Schritte: Ausbilden einer ersten Isolierschicht (24, 25), einer ein Fremdatom eines zweiten Leitfähigkeitstyps enthaltenden ersten Halbleiterschicht (26) zum An-

schließen einer Basiszone (32) und einer zweiten Isolierschicht (27) in der angegebenen Reihenfolge auf einem Halbleitersubstrat (21), auf dem sich eine fremdatomdotierte Schicht (22) eines ersten Leitfähigkeitstyps befindet,

Ausbilden einer ersten Öffnung in der ersten Halbleiterschicht (26) und der zweiten Isolierschicht (27),

Ausbilden einer dritten Isolierschicht (44) auf der Gesamtoberfläche,

anisotropes Ätzen der dritten Isolierschicht (44) unter Zurücklassung einer ersten Seitenwand- oder Flankenisolierschicht (44a, 44b) als Teil der dritten Isolierschicht (44) auf einer Seitenwand bzw. Flanke der ersten Öffnung,

Ätzen der in der ersten Öffnung freiliegenden oder freigelegten ersten Isolierschicht (24, 25) unter Verwendung der Seitenwandisolierschicht (44a, 44b) und der zweiten Isolierschicht (27) als Maske zwecks Freilegung der fremdatomdotierten Schicht (22), um damit eine zweite Öffnung auszubilden,

Erzeugen einer zweiten Halbleiterschicht (31, 37) des ersten Leitfähigkeitstyps in der zweiten Öffnung,

Entfernen der Seitenwandisolierschicht (44a, 44b) zwecks Freilegung einer Seitenfläche der ersten Halbleiterschicht (26),

Erzeugen einer dritten Halbleiterschicht des zweiten Leitfähigkeitstyps in der ersten Öffnung, wobei ein erster Bereich auf der zweiten Halbleiterschicht eine Basiszone (32) und ein neben der ersten Halbleiterschicht (26) befindlicher Bereich eine Basisverbindungszone (33) bilden,

Ausbilden einer vierten Isolierschicht auf der Gesamtoberfläche,

anisotropes Ätzen der vierten Isolierschicht zwecks Bildung einer zweiten Seitenwandisolierschicht (35a, 35b) auf der Basisverbindungszone (33) und

Ausbilden einer fremdatomdotierten Zone (34) des ersten Leitfähigkeitstyps auf einem von der zweiten Seitenwandisolierschicht (35a, 35b) umgebenen Oberflächenbereich der dritten Halbleiterschicht (32).

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß es sich beim anisotropen Ätzen um ein reaktives Ionenätzen handelt.

9. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß der Schritt der Erzeugung der zweiten Halbleiterschicht (32, 33) des ersten Leitfähigkeitstyps in der zweiten Öffnung durch selektives epitaxiales Aufwachsen von Silizium durchgeführt wird.

10. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß die erste Halbleiterschicht (26) aus polykristallinem Silizium besteht.

11. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß der Schritt der Erzeugung der dritten Halbleiterschicht (32, 33) das zweiten Leitfähigkeitstyps in der ersten Öffnung durch selektives epitaxiales Aufwachsen von Silizium erfolgt, auf der zweiten Halbleiterschicht (31) Einkristallsilizium erzeugt wird und neben der ersten Halbleiterschicht (26) polykristallines Silizium erzeugt wird.

12. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß der Schritt der Erzeugung der fremdatomdotierten Zone (34) des ersten Leitfähigkeits-

typs das Implantieren eines Fremdatoms des ersten Leitfähigkeitstyps in die dritte Halbleiterschicht (32) umfaßt.

13. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß der Schritt der Erzeugung der fremdatomdotierten Zone (34) des ersten Leitfähigkeitstyps die Erzeugung einer ein Fremdatom des ersten Leitfähigkeitstyps enthaltenden polykristallinen Siliziumschicht auf der dritten Halbleiterschicht (32) und das Eindiffundieren des in der polykristallinen Siliziumschicht enthaltenen Fremdatoms in die dritte Halbleiterschicht (32) umfaßt.

14. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß der Schritt der Erzeugung der fremdatomdotierten Zone (34) des ersten Leitfähigkeitstyps durch selektives epitaxiales Aufwachsen von Silizium durchgeführt wird.

15. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß die erste Öffnung durch Ätzen der ersten Halbleiterschicht (26) und der zweiten Isolierschicht (27) unter Verwendung einer Ätzmaske, die eine Öffnung mit einem (einer) Seitenwandisolator bzw. -isolierschicht (42a, 42b) aufweist, geformt wird.

16. Verfahren zur Herstellung einer Halbleiteranordnung, gekennzeichnet durch folgende Schritte: Ausbilden einer ersten Isolierschicht (54), einer ein Fremdatom eines zweiten Leitfähigkeitstyps enthaltenden ersten Halbleiterschicht (55) und einer zweiten Isolierschicht (56) in der angegebenen Reihenfolge auf einem Halbleitersubstrat (51), auf dem eine fremdatomdotierte Schicht (52) eines ersten Leitfähigkeitstyps erzeugt ist,

Formen einer ersten Öffnung (58a, 58b) in der zweiten Isolierschicht (56),

Ausbilden einer dritten Isolierschicht auf der Gesamtoberfläche,

anisotropes Ätzen der dritten Isolierschicht unter Zurücklassung einer ersten Seitenwandisolierschicht (59a, 59b) als Teil der dritten Isolierschicht auf einer Seitenwand oder Flanke der ersten Öffnung (58a, 58b),

Ätzen der ersten Halbleiterschicht (55) und der ersten Isolierschicht (54) unter der in der ersten Öffnung (58a, 58b) freiliegenden oder freigelegten ersten Halbleiterschicht (55) unter Verwendung der ersten Seitenwandisolierschicht (59a, 59b) und der zweiten Isolierschicht (56) als Maske zwecks Freilegung der fremdatomdotierten Schicht (52), um dadurch eine zweite Öffnung (62a, 62b) zu formen,

Erzeugen einer Basiszone bildenden zweiten Halbleiterschicht (63) des zweiten Leitfähigkeitstyps in der zweiten Öffnung (62a) zur Verbindung mit der ersten Halbleiterschicht (55).

Ausbilden einer vierten Isolierschicht auf der Gesamtoberfläche,

anisotropes Ätzen der vierten Isolierschicht unter Zurücklassung einer zweiten Seitenwandisolierschicht (64a, 64b) auf der ersten Seitenwandisolierschicht (59a, 59b) und

Erzeugen einer fremdatomdotierten Zone (66) des ersten Leitfähigkeitstyps auf einem von der zweiten Seitenwandisolierschicht (64a, 64b) umgebenen Oberflächenbereich der zweiten Halbleiterschicht (63).

17. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß es sich beim anisotropen Ätzen um ein reaktives Ionenätzen handelt.

18. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß der Schritt der Erzeugung der zweiten Halbleiterschicht (63) des zweiten Leitfähigkeitstyps durch selektives epitaxiales Aufwachsen von Silizium durchgeführt wird.

19. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß im Schritt der Erzeugung der zweiten Halbleiterschicht (63) des zweiten Leitfähigkeitstyps in der zweiten Öffnung (65a) in der zweiten Öffnung eine Halbleiterschicht des ersten Leitfähigkeitstyps durch selektives epitaxiales Aufwachsen von Silizium erzeugt und ein Fremdatom des zweiten Leitfähigkeitstyps in diese Halbleiterschicht eingeführt wird.

20. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß der Schritt der Erzeugung der fremdatomdotierten Zone (66) des ersten Leitfähigkeitstyps das Implantieren eines Fremdatoms des ersten Leitfähigkeitstyps in die zweite Halbleiterschicht (63) umfaßt.

21. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß der Schritt der Erzeugung der fremdatomdotierten Zone (66) des ersten Leitfähigkeitstyps das Erzeugen einer ein Fremdatom des ersten Leitfähigkeitstyps enthaltenden polykristallinen Siliziumschicht auf der zweiten Halbleiterschicht (63) und das Eindiffundieren des in der polykristallinen Siliziumschicht enthaltenen Fremdatoms in die zweite Halbleiterschicht (63) umfaßt.

22. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß der Schritt der Erzeugung der fremdatomdotierten Zone (66) des ersten Leitfähigkeitstyps durch selektives epitaxiales Aufwachsen von Silizium durchgeführt wird.

23. Verfahren nach Anspruch 16, gekennzeichnet durch den weiteren Schritt des Eindiffundierens eines in der zweiten Halbleiterschicht (63) enthaltenen Fremdatoms des zweiten Leitfähigkeitstyps aus der zweiten Halbleiterschicht (63) in die fremdatomdotierte Zone (66).

Hierzu 8 Seite(n) Zeichnungen

- Leerseite -

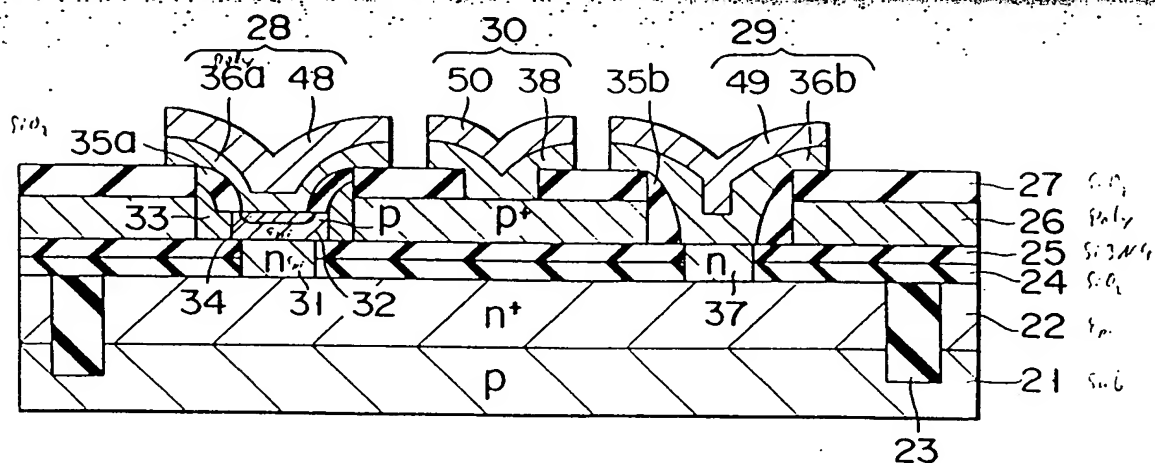


FIG. 2

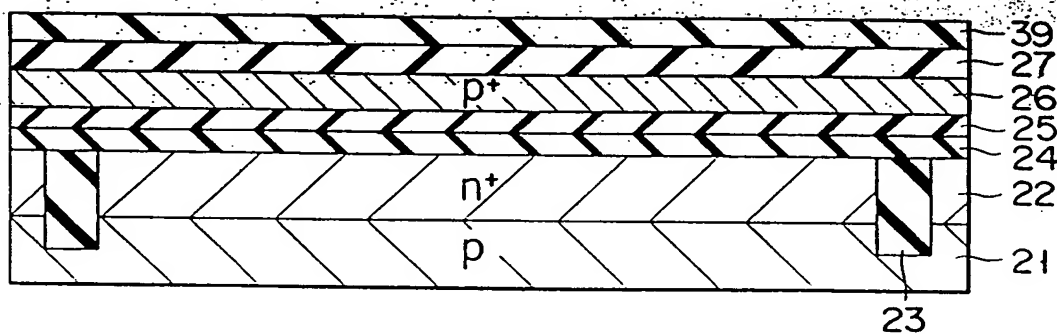


FIG. 3A

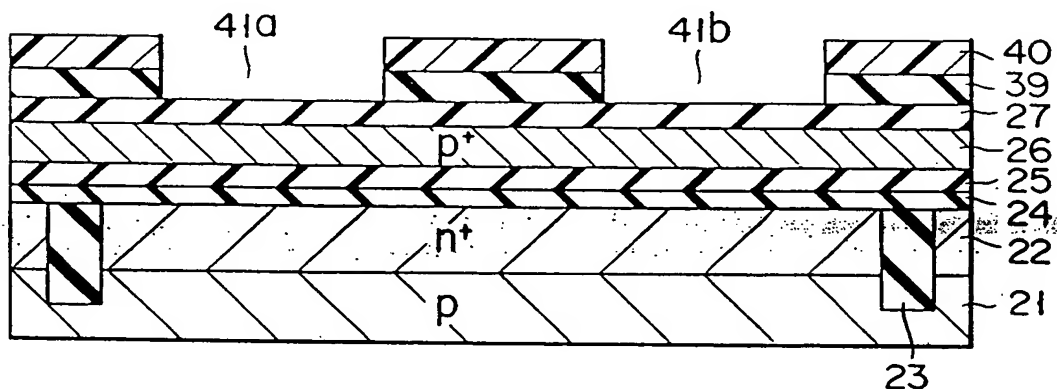


FIG. 3B

F I G. 3C

FIG. 3D

FIG. 3E

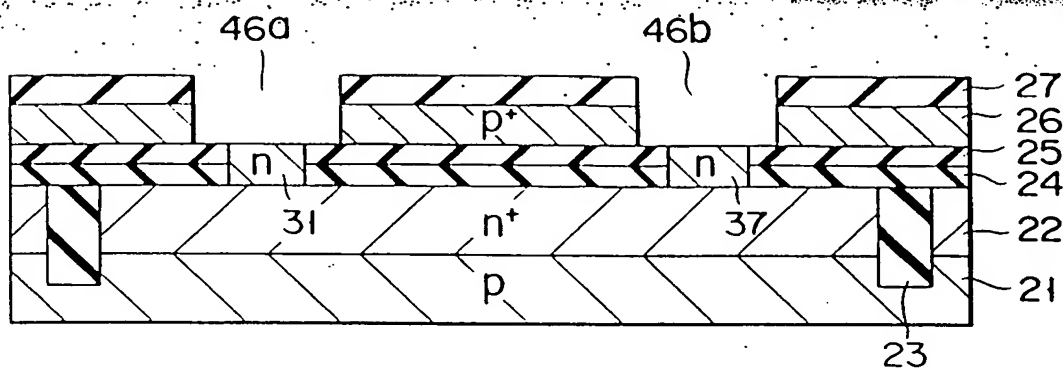


FIG. 3F

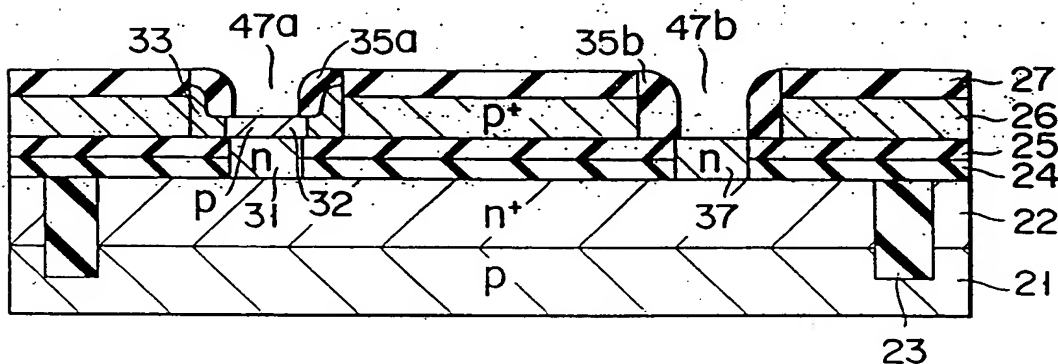


FIG. 3G

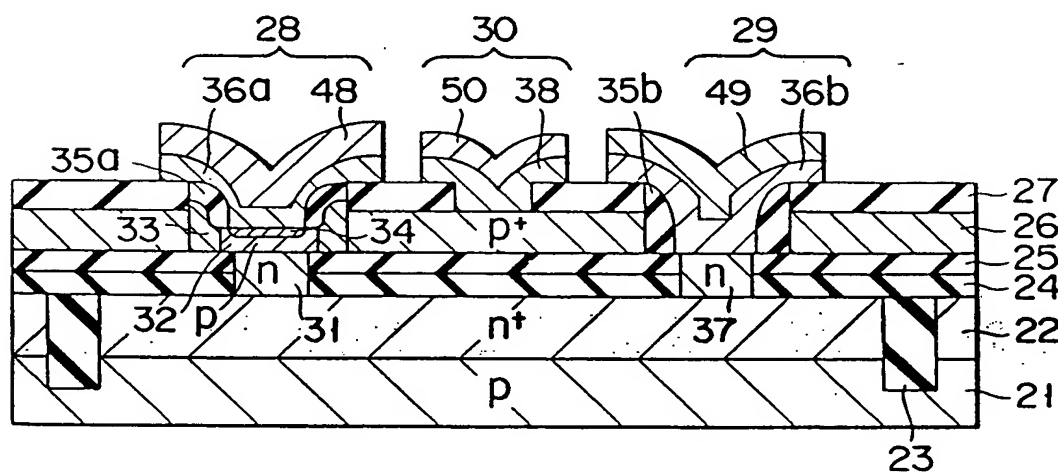


FIG. 3H

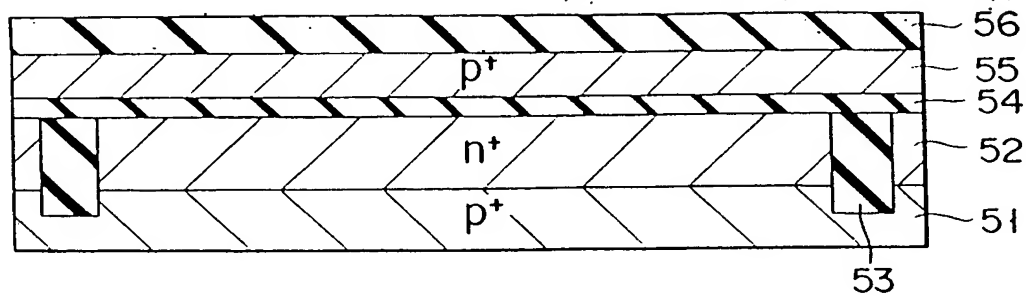


FIG. 4A

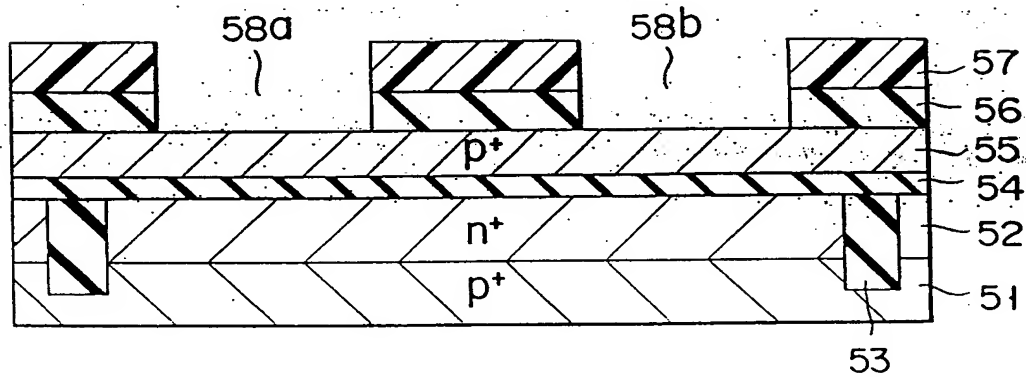


FIG. 4B

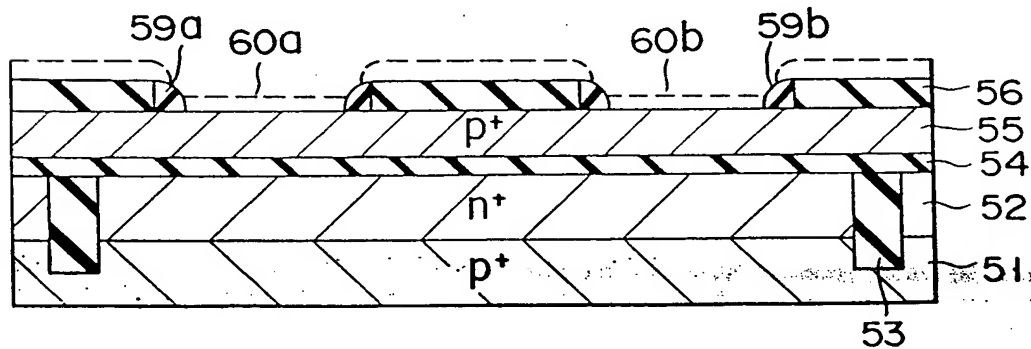


FIG. 4C

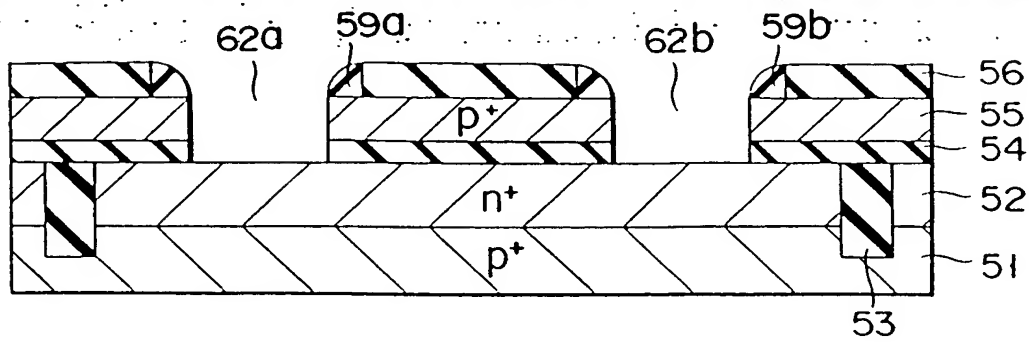


FIG. 4D

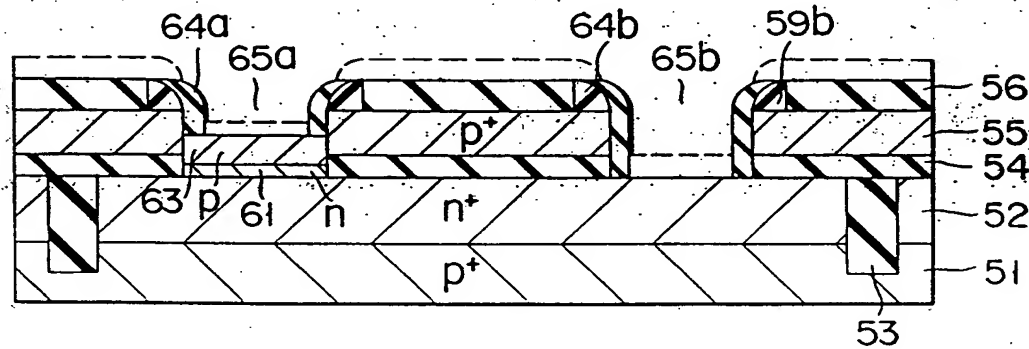


FIG. 4E

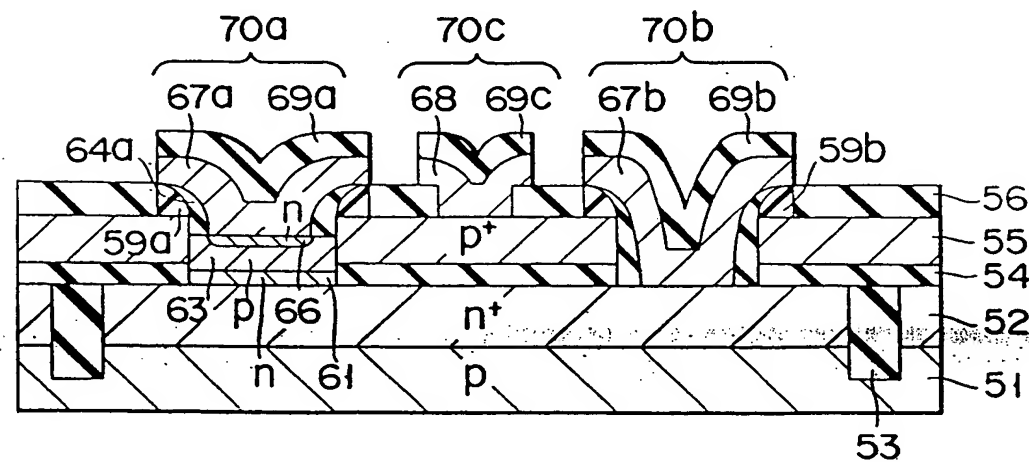
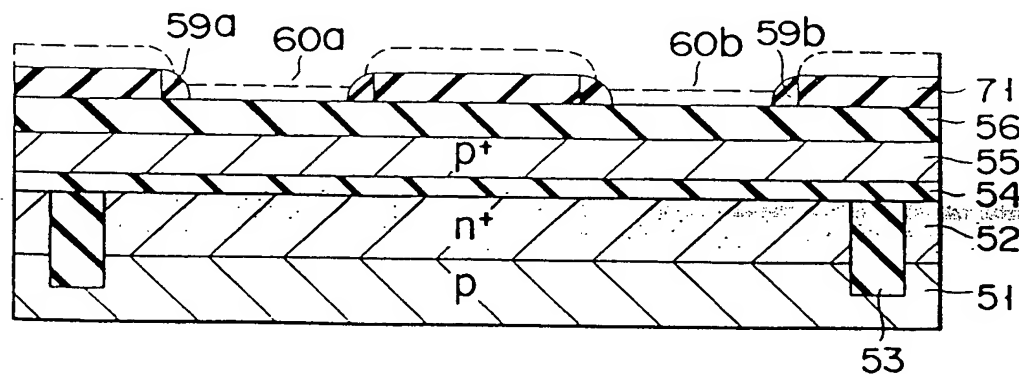
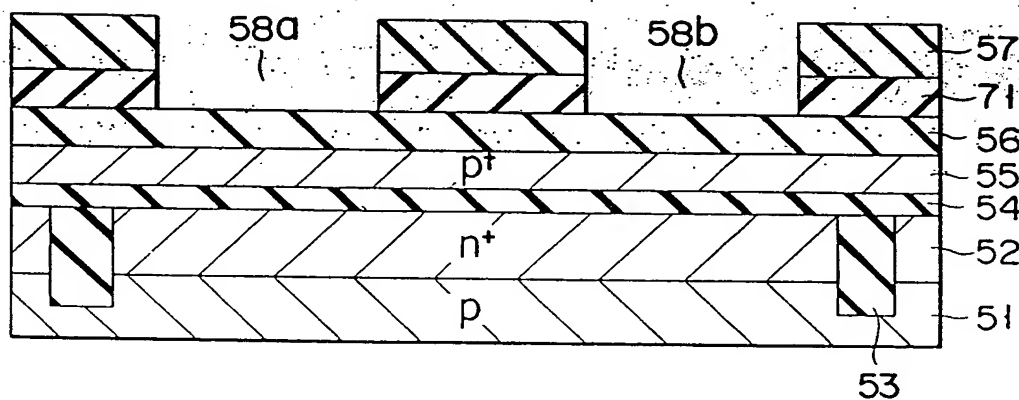
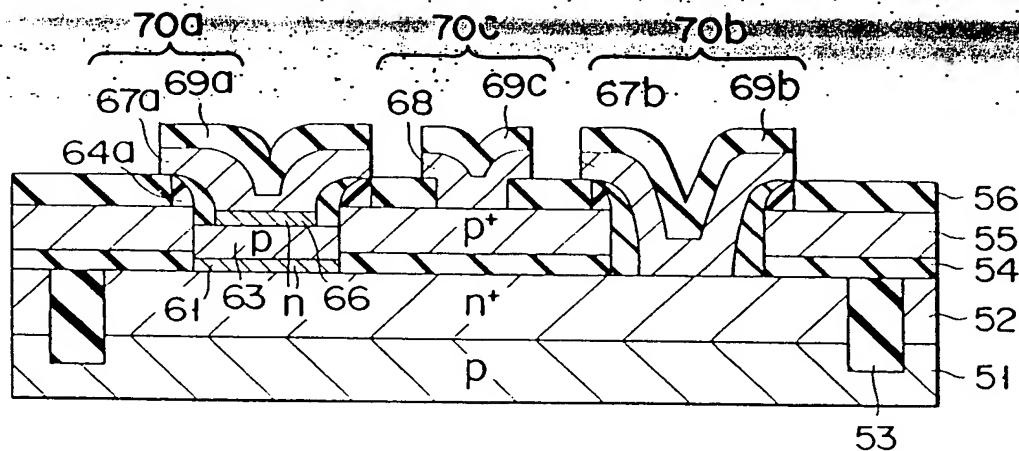


FIG. 4F



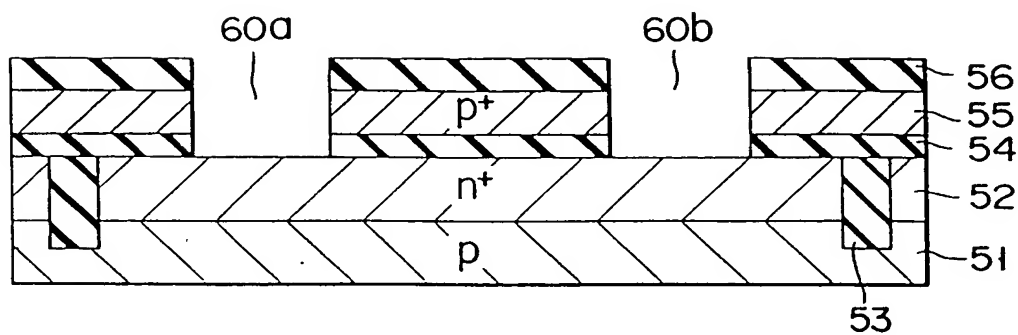


FIG. 6C

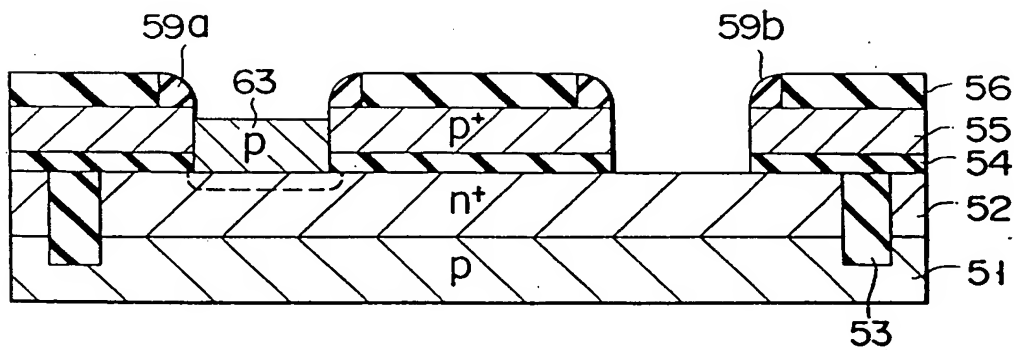


FIG. 7

FIG. 1A

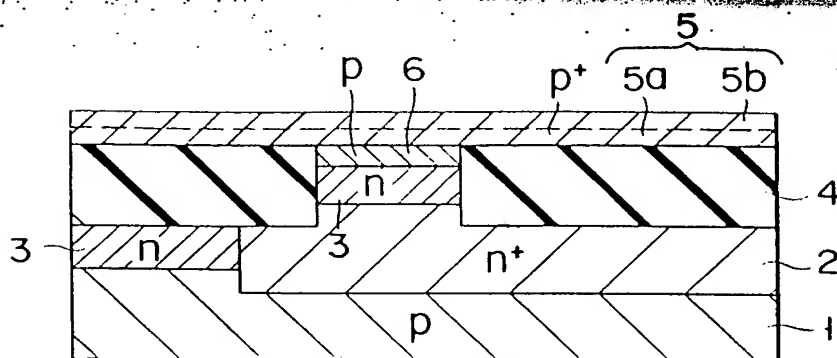
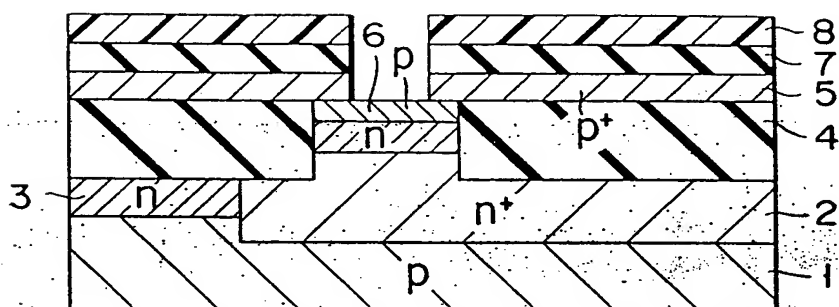


FIG. 1B



F I G. 1C

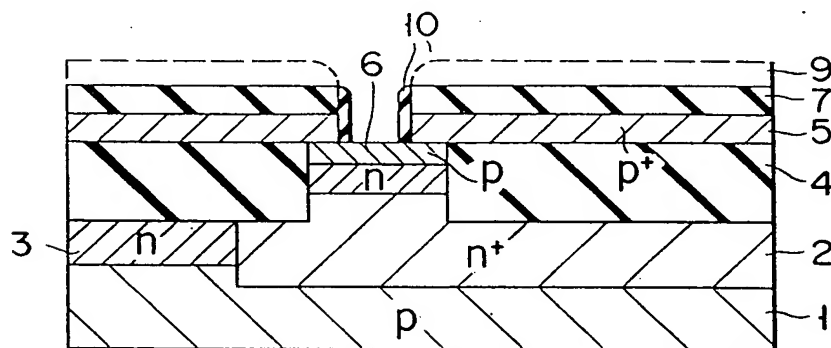


FIG. 1D

